

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-110521  
(P2003-110521A)

(43) 公開日 平成15年4月11日 (2003.4.11)

(51) Int.Cl.  
H 0 4 J 11/00

識別記号

F I  
H 0 4 J 11/00

テーマコード(参考)  
Z 5 K 0 2 2

審査請求 未請求 請求項の数13 O L (全 14 頁)

(21) 出願番号 特願2001-303406(P2001-303406)

(22) 出願日 平成13年9月28日 (2001.9.28)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 杉本 雅彦

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

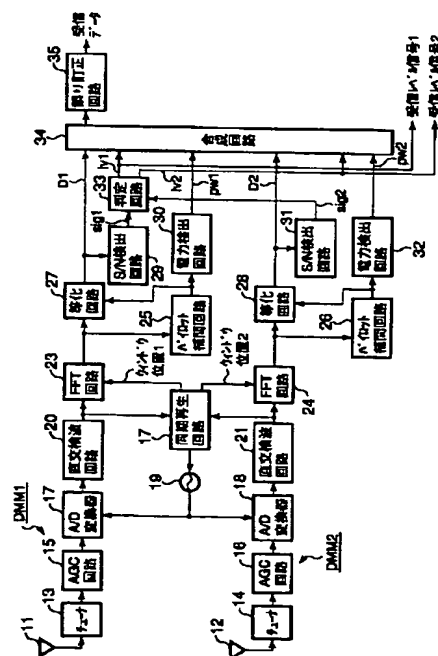
最終頁に続く

(54) 【発明の名称】 OFDM受信装置

(57) 【要約】

【課題】 ダイバーシチ構成を用いるOFDM受信装置において、各復調モジュールの信号が独立にAGC制御される場合、正常なダイバーシチ動作が困難であった。

【解決手段】 AGC回路15、16を有する各復調モジュールDMM1、DMM2は、受信品質を検出するS/N検出回路29、31を有し、これらS/N検出回路29、31から出力される検出信号1、2は判定回路33に供給される。この判定回路33で受信品質を判定し、この判定結果に応じて合成回路34は、良好な品質のデータが支配的になる比率で受信データを合成し、品質が劣化したデータによるダイバーシチ動作への影響を排除する。



## 【特許請求の範囲】

【請求項1】 OFDM信号を受信し、第1の自動利得制御回路によって出力信号が一定レベルに制御されたOFDM信号からデータを復調する第1の復調モジュールと、

前記OFDM信号を受信し、第2の自動利得制御回路によって出力信号が一定レベルに制御されたOFDM信号からデータを復調する第2の復調モジュールと、

前記第1、第2の復調モジュールにより復調されたデータの受信品質を判定する判定回路と、

前記第1、第2の復調モジュールから供給されるデータ、及び前記判定回路の判定結果が供給され、前記判定結果に従って、前記第1、第2の復調モジュールから供給されるデータのうち受信品質が良好なデータを出力する出力回路とを具備することを特徴とするOFDM受信装置。

【請求項2】 前記第1の復調モジュールは、前記OFDM信号の各サブキャリアのデータを復調する第1のフーリエ変換回路と、

前記第1のフーリエ変換回路から出力される各サブキャリア信号の歪みを補償する第1の補償回路と、

前記第1のフーリエ変換回路から出力される各サブキャリア信号の電力を検出する第1の電力検出回路と、

前記第1の補償回路の出力信号の品質を検出し、第1の検出信号を出力する第1の受信品質検出回路とを具備し、

前記第2の復調モジュールは、

前記OFDM信号の各サブキャリアのデータを復調する第2のフーリエ変換回路と、

前記第2のフーリエ変換回路から出力される各サブキャリア信号の歪みを補償する第2の補償回路と、

前記第2のフーリエ変換回路から出力される各サブキャリア信号の電力を検出する第2の電力検出回路と、

前記第2の補償回路の出力信号の品質を検出し、第2の検出信号を出力する第2の受信品質検出回路とを具備することを特徴とする請求項1記載のOFDM受信装置。

【請求項3】 前記判定回路は、前記第1、第2の受信品質検出回路から出力される第1、第2の検出信号が供給される比例計算部を有し、この比例計算部は前記第1、第2の検出信号を比例計算して前記第2の検出信号に対応する第1の判定信号、及び前記第1の検出信号に対応する第2の判定信号を生成し、前記第1の判定信号を前記第1の復調モジュールに対応して出力し、前記第2の判定信号を前記第2の復調モジュールに対応して出力することを特徴とする請求項2記載のOFDM受信装置。

【請求項4】 前記第1、第2の受信品質検出回路のそれぞれは、

前記第1、第2の補償回路から出力されるサブキャリア信号の信号対雑音比を検出することを特徴とする請求項

2に記載のOFDM受信装置。

【請求項5】 前記第1、第2の受信品質検出回路のそれぞれは、

基準マッピング位置から入力信号までの差分を検出する差分検出回路と、

前記差分検出回路の出力信号を累積加算する加算器とを具備することを特徴とする請求項4記載のOFDM受信装置。

【請求項6】 前記出力回路は、

10 前記第1の電力検出回路の出力信号と、前記判定回路から出力される第1の判定信号が供給され、前記第1の判定信号により前記第1の電力検出回路の出力信号に重み付けする第1の重み付け回路と、

前記第2の電力検出回路の出力信号と、前記判定回路から出力される第2の判定信号が供給され、前記第2の判定信号により前記第2の電力検出回路の出力信号に重み付けする第2の重み付け回路と、

前記第1、第2の重み付け回路の出力信号が供給され、これら信号を比例計算して第1、第2の重み信号を生成する比例計算部と、

前記第1の補償回路の出力信号と前記比例計算部から出力される前記第1の重み信号が供給され、前記第1の重み信号に応じて前記第1の補償回路の出力信号を重み付けする第3の重み付け回路と、

前記第2の補償回路の出力信号と前記比例計算部から出力される前記第2の重み信号が供給され、前記第2の重み信号に応じて前記第2の補償回路の出力信号を重み付けする第4の重み付け回路と、

30 前記第3、第4の重み付け回路の出力信号が供給され、これらを合成する加算器とを具備することを特徴とする請求項2に記載のOFDM受信装置。

【請求項7】 前記出力回路は、

前記第1の電力検出回路の出力信号と、前記判定回路から出力される第1の判定信号が供給され、前記第1の判定信号により前記第1の電力検出回路の出力信号に重み付けする第1の重み付け回路と、

前記第2の電力検出回路の出力信号と、前記判定回路から出力される第2の判定信号が供給され、前記第2の判定信号により前記第2の電力検出回路の出力信号に重み付けする第2の重み付け回路と、

前記第1、第2の重み付け回路の出力信号が供給され、これら出力信号を比較する比較部と、

前記第1、第2の補償回路の出力信号と前記比較部から出力される比較結果が供給され、前記比較結果に応じて前記第1、第2の補償回路の出力信号の一方を選択する選択回路とを具備することを特徴とする請求項2記載のOFDM受信装置。

【請求項8】 前記判定回路は、

前記第1の受信品質検出回路の出力信号が供給され、この出力信号と規定値とを比較し、二値信号を出力する第

1の比較器と、  
前記第2の受信品質検出回路の出力信号が供給され、この出力信号と規定値とを比較し、二値信号を出力する第2の比較器と、  
前記第1、第2の比較器の出力信号が供給され、前記第1、第2の比較器の出力信号に応じて前記第1、第2の判定信号を出力する論理回路とを具備することを特徴とする請求項2記載のOFDM受信装置。

【請求項9】 前記判定回路は、  
前記第1、第2の受信品質検出回路の出力信号が供給され、これら出力信号の差分を計算する減算器と、  
前記減算器の出力信号が供給され、この出力信号の絶対値を計算する絶対値回路と、  
前記絶対値回路から出力される絶対値と規定値とを比較し、前記絶対値が前記規定値より大きい場合、第1の出力信号を出力する第1の比較器と、  
前記減算器の出力信号が正か負を比較器する第2の比較器と、  
前記第1、第2の比較器の出力信号が供給され、前記第1の比較器から前記第1の出力信号が出力されている場合、前記第2の比較器の出力信号に応じて前記第1、第2の判定信号を出力する論理回路とを具備することを特徴とする請求項2記載のOFDM受信装置。

【請求項10】 前記判定回路は、  
前記第1、2の自動利得制御回路から出力される第1、2の入力信号レベルが供給され、これら第1、第2の入力信号レベルを比例計算する比例計算部を有し、この比例計算部は計算結果に従って前記第1、第2の判定信号を出力することを特徴とする請求項2記載のOFDM受信装置。

【請求項11】 前記判定回路は、  
前記第1の自動利得制御回路から出力される第1の入力信号レベルが供給され、この第1の入力信号レベルと規定値とを比較し、二値信号を出力する第1の比較器と、  
前記第2の自動利得制御回路から出力される第2の入力信号レベルが供給され、この第2の入力信号レベルと規定値とを比較し、二値信号を出力する第2の比較器と、  
前記第1、第2の比較器の出力信号が供給され、前記第1、第2の比較器の出力信号に応じて前記第1、第2の判定信号を出力する論理回路とを具備することを特徴とする請求項2記載のOFDM受信装置。

【請求項12】 前記判定回路は、  
前記第1、2の自動利得制御回路から出力される第1、2の入力信号レベルが供給され、前記第1、2の入力信号レベルの差分を計算する減算器と、  
前記減算器の出力信号が供給され、この出力信号の絶対値を計算する絶対値回路と、  
前記絶対値回路から出力される絶対値と規定値とを比較し、前記絶対値が前記規定値より大きい場合、第1の出力信号を出力する第1の比較器と、

前記減算器の出力信号が正か負を比較器する第2の比較器と、

前記第1、第2の比較器の出力信号が供給され、前記第1の比較器から前記第1の出力信号が出力されている場合、前記第2の比較器の出力信号に応じて前記第1、第2の判定信号を出力する論理回路とを具備することを特徴とする請求項2記載のOFDM受信装置。

【請求項13】 前記判定回路の出力端に接続され、前記第1、第2の判定信号を外部に出力する出力回路をさらに具備することを特徴とする請求項1、8乃至12のいずれかに記載のOFDM受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば直交周波数分割多重(Orthogonal frequency Division Multiple x、以下、OFDMという)変調方式に適用される受信装置に係わり、特にダイバーシチ構成のOFDM受信装置に関する。

【0002】

【従来の技術】近年、地上デジタル放送や移動体通信の変調方式として、OFDM変調方式が注目されている。また、受信信号が時間的に大きく変動するフェージング現象の影響を受けやすい移動体通信などの場合、受信装置を複数の復調モジュールからなるダイバーシチ構成にすることにより、受信性能を改善できることが知られている。このダイバーシチ構成の受信装置は、変動によって受信電力が小さくなった復調モジュールの信号を変調の影響が少ない別のモジュールの信号で補完することにより、受信性能を向上させるものである。

【0003】図14は、ダイバーシチ構成を用いた従来のOFDM受信装置の一例を示している。このOFDM受信装置は2つの復調モジュールDMM1、DMM2を有している。これら復調モジュールDMM1、DMM2の構成は同一である。

【0004】アンテナ11、12から出力される受信信号は、各復調モジュールのチューナ13、14にそれぞれ供給される。これらチューナ13、14において、入力された受信信号は、IF帯に周波数変換される。チューナ13、14の出力信号は、AGC(自動利得制御)回路15、16に供給される。AGC回路15、16は、入力信号レベルが変化しても、出力信号レベルが一定になるように制御する。このため、AGC回路15、16の出力信号は常に同一レベルとされている。これらAGC回路15、16の出力信号は、A/D変換器17、18に供給される。これらA/D変換器17、18は、後述する局部発振器19から供給されるクロック信号に従って、入力信号をデジタル信号に変換する。これらA/D変換器17、18の出力信号は、直交検波器20、21に供給される。これら直交検波器20、21において、入力信号が複素ベースバンド信号に変換され

る。これら直交検波器20、21の出力信号は、同期再生回路22とFFT（高速フーリエ変換）回路23、24に供給される。

【0005】同期再生回路22は、例えばOFDM受信信号のガード期間と有効シンボル期間の相関を求める方法などを用いることによって、クロック再生制御とFFTウィンドウ位置制御を行う。このため、同期再生回路22は、クロック制御信号とウィンドウ位置制御信号1、ウィンドウ位置制御信号2を出力する。

【0006】クロック再生制御において、前記同期再生回路22から出力されたクロック制御信号は局部発振器19に供給され、クロック信号の誤差が小さくなるように局部発振器19を制御する。局部発振器19からの出力信号は、前記A/D変換器17、18にそれぞれ供給される。このため、両復調モジュールは共通のクロック信号により動作する。

【0007】また、FFT回路23、24はOFDM信号のサブキャリア信号を復調する。このサブキャリア信号はデータ信号とパイロット（Pilot）信号を含んでいる。FFTウィンドウ位置制御において、前記同期再生回路22から出力されるウィンドウ位置を示すウィンドウ位置信号1、2は、FFT回路23、24にそれぞれ供給される。これらウィンドウ位置信号1、2は、FFT処理（時間領域から周波数領域への変換）のスタートタイミングとして用いられる。このウィンドウ位置信号1、2はFFT回路23、24それぞれに独立して設定することが可能である。しかし、このスタートタイミングの違いを吸収するようにFFT回路23、24は設計されている。このため、FFT回路23、24からの復調データは常に同じタイミングで出力される。

【0008】FFT回路23からの出力信号は、パイロット補間回路25と等化回路27にそれぞれ供給され、FFT回路24からの出力信号は、パイロット補間回路26と等化回路28にそれぞれ供給される。パイロット補間回路25、26では、OFDM信号の規定位置に挿入されたパイロット信号の補間する。この補間されたパイロット信号は、伝送路特性を示している。等価回路27、28は、FFT回路23、24から供給される復調データとパイロット信号とを複素除算演算することにより、歪みが補償され、信号本来のマッピング位置に戻された復調信号（サブキャリア信号）を出力する。

【0009】さらに、前記パイロット補間回路25、26から出力される補間されたパイロット信号は電力検出回路30、32に供給される。これら電力検出回路30、32において、パイロット信号の電力が計算される。これら電力検出回路30、32から出力される信号電力は、等化回路27、28の出力信号とともに合成回路41に供給される。

【0010】図15は合成回路41の一例を示している。図15において、電力検出回路30、32から出力

されるパイロット信号電力値（ $p_{w1}$ 、 $p_{w2}$ ）は、比例計算部431に供給される。この比例計算部431はパイロット信号の電力値 $p_{w1}$ 、 $p_{w2}$ に基づき、次式で示す比例値を計算する。

$$\begin{aligned} \text{【0011】} f_1 &= p_{w1} / (p_{w1} + p_{w2}) \\ f_2 &= p_{w2} / (p_{w1} + p_{w2}) \end{aligned}$$

上記比例値 $f_1$ は乗算器432の一方入力端に供給され、比例値 $f_2$ は乗算器433の一方入力端に供給される。乗算器432の他方入力端には、復調モジュールDMM1の等化回路27から出力されるデータ信号D1が供給され、乗算器433の他方入力端には、復調モジュールDMM2の等化回路28から出力されるデータ信号D2が供給される。これら乗算器432、433において各データ信号D1、D2が比例値 $f_1$ 、 $f_2$ により重み付けされる。

【0012】乗算器432、433の出力信号は加算器434に供給される。加算器434は、これらの信号を加算する。この一連の処理によって、各復調モジュールからのデータ信号が合成される。例えばパイロット信号の電力値 $p_{w1}$ が“1”、 $p_{w2}$ が“0”の場合、比例計算部431から出力される比例値 $f_1$ は“1”、 $f_2$ は“0”となる。このため乗算器433の出力信号は“0”となり、加算器434より乗算器432の出力信号が合成データとして出力される。

【0013】この合成された信号は、図14に示す誤り訂正回路35に供給され、誤り訂正回路35から最終出力として受信データが出力される。

【0014】前述したように、移動体通信における受信信号のように、フェージング現象の影響を強く受ける場合、受信電力は大きく変動する。この変動によって受信電力が小さくなった場合、復調データの信頼性は低下し、誤ったデータとなる可能性が高くなる。この誤ったデータが受信性能を劣化させる要因になる。

【0015】そこで、合成回路43に示すように、電力検出回路30、32から出力される信号電力値による比を計算し、受信電力が小さい復調モジュールから出力された受信データの影響が小さくなるように重み付け加算を行う。このように構成することにより受信性能の向上が期待できる。

【0016】

【発明が解決しようとする課題】しかし、各復調モジュールの入力段にはAGC回路15、16が設けられていることを考慮する必要がある。すなわち、AGC回路15、16では合成回路43とは逆に、入力信号が小さいときに増幅利得を上げている。つまり、何らかの原因で両復調モジュールの入力信号にレベル差がある場合でも、AGC回路により一定のレベルとなるように制御される。このため、信号電力の比率計算だけでは、受信信号とAGC増幅された雑音とを区別することができな

【0017】このように、ダイバーシチ構成を用いるOFDM受信装置において、各復調モジュールの信号が独立にAGC制御される場合、受信信号電力に比例した重み付けだけではダイバーシチ動作の正常な動作が、各復調モジュールの受信状態が同程度の場合のみに限定される。

【0018】本発明は、上記課題を解決するためになされたものであり、その目的とするところは、各復調モジュールの受信状態が異なる場合でも、正しいダイバーシチ動作を行うことが可能なOFDM受信装置を提供しようとするものである。

【0019】

【課題を解決するための手段】本発明のOFDM受信装置は、OFDM信号を受信し、第1の自動利得制御回路によって出力信号が一定レベルに制御されたOFDM信号からデータを復調する第1の復調モジュールと、前記OFDM信号を受信し、第2の自動利得制御回路によって出力信号が一定レベルに制御されたOFDM信号からデータを復調する第2の復調モジュールと、前記第1、第2の復調モジュールにより復調されたデータの受信品質を判定する判定回路と、前記第1、第2の復調モジュールから供給されるデータ、及び前記判定回路の判定結果が供給され、前記判定結果に従って、前記第1、第2の復調モジュールから供給されるデータのうち受信品質が良好なデータを出力する出力回路とを具備している。

【0020】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。

【0021】（第1の実施形態）図1は本発明の第1の実施形態を示すものであり、図14と同一部分には同一

【0022】第1の実施形態は、各復調モジュール受信状態が異なる場合でも、正しいダイバーシチ動作を保證するため、各復調モジュールの受信品質を検出する機能を有している。

【0023】すなわち、図1において、等化回路27の出力端にはS/N検出回路29が接続され、等化回路28の出力端にはS/N検出回路31が接続されている。これらS/N検出回路29、31は、等化回路27、28から出力される信号の信号対雑音比を検出する。これらS/N検出回路29、31の出力信号は判定回路33に供給される。

【0024】この判定回路33は、S/N検出回路29、31から供給される信号に基づき、両復調モジュールDMM1、DMM2の受信品質を判定した判定信号1v1、1v2を出力する。これら判定信号1v1、1v2は、電力検出回路30、32から出力される信号電力と等化回路27、28の出力信号とともに合成回路34に供給される。

【0025】図2は、合成回路34の一例を示してい

る。合成回路34は、乗算器341、342、比較計算部343、乗算器344、345、及び加算器346を含んでいる。乗算器341には前記判定回路33から出力される判定信号1v1、及び前記電力検出回路30から出力される信号電力pw1が供給されている。また、乗算器342には前記判定回路33から出力される判定信号1v2、及び前記電力検出回路32から出力される信号電力pw2が供給されている。各乗算器341、342は、判定信号1v1、1v2により、電力検出回路30、32から供給される信号電力pw1、pw2に対して重み付けする。この重み付けにより受信品質が劣化した場合、信号電力値が小さくなる。

【0026】各乗算器341、342により重み付けされた信号電力pw1'、pw2'は比例計算部343に供給される。この比例計算部343は重み付けされた信号電力値pw1'、pw2'に基づき、次式で示す比例値f1、f2を計算する。

$$\begin{aligned} f1 &= pw1' / (pw1' + pw2') \\ f2 &= pw2' / (pw1' + pw2') \end{aligned}$$

比例値f1は、乗算器344の一方入力端に供給され、比例値f2は乗算器345の一方入力端に供給される。乗算器344の他方入力端には、復調モジュールDMM1の等化回路27から出力されるデータ信号D1が供給され、乗算器345の他方入力端には、復調モジュールDMM2の等化回路28から出力されるデータ信号D2が供給される。これら乗算器344、345において、各データ信号D1、D2が比例値f1、f2により重み付けされる。

【0028】乗算器344、345の出力信号は、加算器346に供給され、加算器346においてこれらの信号が加算される。この一連の処理によって、各復調モジュールからのデータ信号が合成される。この合成された信号は誤り訂正回路35に供給される。

【0029】図1において、前記判定回路33から出力される判定信号1v1、1v2は、受信レベル信号1、2として、ユーザに提供される。

【0030】図3は、前記S/N検出回路29の一例を示している。S/N検出回路31の構成もS/N検出回路29と同様であるため説明は省略する。

【0031】S/N検出回路29は、マルチプレクサ291、差分検出回路292、乗算器293、加算回路294、及びレジスタ295を有している。前記マルチプレクサ291は、等化回路27から出力されるI軸信号、Q軸信号のうちいずれか一方をSEL信号に応じて選択する。マルチプレクサ291の出力信号は、差分検出回路292に供給される。差分検出回路292は、入力信号に対して最も近い基準マッピング位置から入力信号までの差分を検出する。差分検出回路292により検出された信号は乗算器293に供給され、この乗算器293によって2乗される。この乗算器293の出力信号

は、加算回路294及びレジスタ295に順次供給され、これら加算回路294及びレジスタ295により累加算値が検出される。したがって、レジスタ295には差分の2乗和が保持される。ただし、レジスタ295はCTRL信号によりOFDMシンボルの開始時点で初期化(クリア)され、書き込みが制御される。このCTRL信号はOFDM信号の規定位置にある信号(例えばパイロット信号)に対してのみ累加算値を計算するようにタイミングが設定されている。

【0032】等化回路27から出力されるI軸信号、Q軸信号は、伝送路が理想の場合、基準マッピング位置と等しくなる。よって、この場合には基準マッピング位置からの差分は“0”になり、レジスタ295に保持される累加算値も“0”になる。しかし、実際の伝送路上の信号は、雑音やマルチパス、フェージング現象等の各種妨害信号成分を含んでいる。このため、必ずしも累加算値が“0”にはならず、“0”以外の値になる。この累加算値は、信号に含まれる雑音や各種妨害信号成分の大きさに比例すると考えられ、その数値の大きさによって受信品質を評価することができる。この累加算値が検出信号sig1として前記判定回路33に供給される。同様に、前記S/N検出回路31からは、検出信号sig2が供給される。

【0033】図4は、判定回路33の一例を示している。この判定回路33は、比例演算部331を有している。前記S/N検出回路31、32から供給される検出信号sig1、sig2は、比例演算部331に供給される。この比例演算部331は、検出信号sig1、sig2に基づき、次式で示す比例値s1、s2を計算する。

$$\begin{aligned} s1 &= sig1 / (sig1 + sig2) \\ s2 &= sig2 / (sig1 + sig2) \end{aligned}$$

前述したように、検出信号sig1、sig2は、その値が小さいほど復調モジュールの受信品質が良好である。一方、判定回路33から出力される判定信号lv1、lv2は、信号電力の重み付けに用いられる。このため、受信品質が良好であるほど、大きい値を示す必要がある。よって、判定信号としては、他方の復調モジュールの比例値算出結果を用いる。すなわち、判定信号1として比例値s2の算出結果を用い、判定信号2として比例値s1の算出結果を用いる。

【0035】上記判定回路33から出力される復調モジュール毎の判定信号lv1、lv2は合成回路34に供給され、電力検出回路30、32から出力されるパイロット信号電力の重み付けに用いられる。すなわち、各復調モジュールで受信品質が同等の場合には、パイロット電力が同じ割合で重み付けされるのに対して、受信品質が劣化した場合、その受信品質の比に応じてパイロット電力が小さくなるように重み付けされる。これにより後

の影響を排除することができ、正しいダイバーシチ動作を行うことができる。すなわち、重み付けされたパイロット信号電力による比は、受信品質が良好なモジュールの比率が支配的になり、その結果、等化回路27、28の出力信号に対する重み付け加算も、受信品質が良好なモジュールのデータが支配的になる。

【0036】上記第1の実施形態によれば、各復調モジュールDMM1、DMM2に受信信号の品質を検出するS/N検出回路29、31、及び判定回路33を設け、S/N検出回路29、31の出力信号を判定回路33により判定することにより、復調モジュールDMM1、DMM2の受信品質を判定し、この判定結果に応じて合成回路34において受信信号に対して重み付けを行っている。したがって、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0037】また、前記判定信号lv1、lv2は、受信レベル信号1、2としてユーザに提供している。これによってユーザは、受信品質が劣化している復調ブランチ系統(復調モジュール)を認識することができる。このため、例えば、ブランチごとにアンテナを調整するなど、ブランチ単位に受信品質の改善作業を容易に行うことができる。

【0038】(第2の実施形態)次に、本発明の第2の実施形態について説明する。

【0039】図5は、本発明の第2の実施形態を示すものであり、図1と同一部分には同一符号を付し異なる部分についてのみ説明する。

【0040】第2の実施形態において、図1に示す合成回路34は、図5において選択回路36に変更されている。この選択回路36は、電力検出回路30、32から出力される信号電力pw1、pw2に対して、判定回路33から供給される判定信号lv1、lv2により重み付けする。この重み付けされた信号電力により、等化回路27、28の出力から出力されるデータ信号D1、D2のうち、パイロット信号電力の大きい方を選択して出力する。

【0041】図6は、選択回路36の一例を示している。選択回路36は乗算器361、362、比較器363、マルチプレクサ364により構成されている。乗算器361には前記判定回路33から出力される判定信号lv1、及び前記電力検出回路30から出力される信号電力pw1が供給されている。また、乗算器362には前記判定回路33から出力される判定信号lv2、及び前記電力検出回路32から出力される信号電力pw2が供給されている。各乗算器361、362は、判定信号lv1、lv2により、電力検出回路30、32から供給される信号電力pw1、pw2に対して重み付けする。これにより、各復調モジュールで受信品質が同等の場合には、パイロット電力が同じ割合で重み付けされ

る。これに対して、受信品質が劣化した場合、その受信品質の比に応じてパイロット電力が小さくなるように重み付けされる。

【0042】乗算器361、362から出力される重み付けされた信号電力 $p w 1'$ 、 $p w 2'$ は、比較器363に供給される。比較器363は重み付けされた信号電力 $p w 1'$ と $p w 2'$ の大きさを比較する。この比較器363の出力信号はマルチプレクサ364に供給される。マルチプレクサ364の入力端には、等化回路27、28から出力されるデータ信号D1、D2が供給されている。このマルチプレクサ364は比較器363の出力信号によりデータ信号D1、D2のうちの一方を選択する。すなわち、マルチプレクサ364は、比較器363の出力信号に応じてパイロット信号電力の大きい方を選択する。つまり、マルチプレクサ364は、比較器363の出力信号に応じて、良好な受信品質の復調モジュールを確実に選択することができる。

【0043】上記第2の実施形態によれば、各復調モジュールDMM1、DMM2に受信信号の品質を検出するS/N検出回路29、31を設け、これらS/N検出回路29、31の出力信号により、復調モジュールDMM1、DMM2の受信品質を判定し、選択回路36で受信信号に対して判定結果による重み付けし、この重み付けされた信号電力により等化回路27、28から出力されるデータ信号のうち、パイロット信号電力の大きい方を選択して出力している。したがって、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0044】(第3の実施形態)次に、本発明の第3の実施形態について説明する。

【0045】図7は、本発明の第3の実施形態を示すものであり、図1と同一部分には同一符号を付し異なる部分についてのみ説明する。

【0046】第3の実施形態に示す判定回路37は、第1の実施形態に示す判定回路33と内部構成が相違されている。さらに、判定回路37の両出力端にはインバータ回路41、42の入力端がそれぞれ接続されている。インバータ回路41の出力端からブランチ警告信号1が出力され、インバータ回路42の出力端からブランチ警告信号2が出力される。

【0047】図8は、判定回路37の一例を示している。この判定回路37は、レジスタ371、372、比較器373、374、ノア回路375、オア回路376、377により構成されている。前記レジスタ371、372は検出信号の下限值と上限値をそれぞれ保持する。これら下限値、上限値は、外部から任意に設定可能とされている。

【0048】前記比較器373、374は、前記検出信号1、2が下限値と上限値の範囲内にあるかをそれぞれ比較する。すなわち、比較器373は、前記S/N検出

回路29から供給される検出信号 $s i g 1$ と前記レジスタ371、372から供給される下限値と上限値と比較する。比較器374は、前記S/N検出回路31から供給される検出信号 $s i g 2$ と前記レジスタ371、372から供給される下限値と上限値と比較する。比較器373、374は、検出信号 $s i g 1$ 又は検出信号 $s i g 2$ が下限値と上限値の範囲内にある場合、信号“1”を出力し、検出信号1又は検出信号2が下限値と上限値の範囲外にある場合、信号“0”を出力する。

【0049】比較器373、374の出力信号は、ノア回路375の入力端及びオア回路376、377の一方の入力端に供給される。これらオア回路376、377の他方の入力には前記ノア回路375の出力が供給される。これらオア回路376、377の出力端より、判定信号 $1 v 1$ 、 $1 v 2$ がそれぞれ出力される。

【0050】ここで、比較器373、374の出力信号が共に“0”の場合、ノア回路375、オア回路376、377によって両判定信号 $1 v 1$ 、 $1 v 2$ が強制的に“1”になるよう構成されている。

【0051】前述したように、判定回路37から出力される復調モジュール毎の第1、第2の判定信号 $1 v 1$ 、 $1 v 2$ は合成回路34に供給され、電力検出回路30、32から出力されるパイロット信号電力 $p w 1$ 、 $p w 2$ の重み付け計算に用いられる。すなわち、各復調モジュールで受信品質が既定値の範囲内の場合、重み付け計算によりパイロット信号電力値そのものが後段の処理に供給される。また、既定値の範囲外の場合、重み付け計算によりパイロット信号電力値が“0”として後段の処理に供給される。これより後段の処理において、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0052】すなわち、重み付けされたパイロット信号電力による比例値の計算は、受信品質が良好なモジュールだけで算出される。その結果、等化回路27、28から出力されるデータ信号D1、D2に対する重み付け加算も、受信品質が良好なモジュールのデータ信号に対してだけ行なわれる。

【0053】上記第3の実施形態によれば、各復調モジュールDMM1、DMM2に受信信号の品質を検出するS/N検出回路29、31を設け、判定回路37はS/N検出回路29、31の出力信号が規定値の範囲内か、範囲外かを判定し、判定信号 $1 v 1$ 、 $1 v 2$ として二値信号を出力し、合成回路34は、判定回路37から供給される二値信号としての判定信号 $1 v 1$ 、 $1 v 2$ に応じて、復調モジュールDMM1、DMM2のうちの、良好な品質の受信信号だけによる重み付け加算を可能にしている。したがって、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0054】また、判定回路37のから出力される二値

信号としての判定信号1v1, 1v2を、インバータ回路41, 42を介してブランチ警告信号1, 2として出力している。このため、ユーザはこのブランチ警告信号1, 2を用いて受信品質が劣化している復調モジュールを認識することができる。したがって、モジュール頃にアンテナを調整するなど、受信品質の改善作業を行うことができる。

【0055】(第4の実施形態)次に、本発明の第4の実施形態について説明する。

【0056】図9は、本発明の第4の実施形態を示すものであり、図7、図8に示す判定回路37の変形例を示している。

【0057】図9において、判定回路37aは、減算器381、絶対値回路382、比較器383、レジスタ384、インバータ回路385、比較器386、オア回路387, 388により構成されている。前記減算器381はS/N検出回路29, 31のから供給される検出信号sig1と検出信号sig2との差分値を演算する。この差分値(diff)は絶対値回路382と比較器383に供給される。絶対値回路382では差分値の絶対値(abs\_diff)を計算し、この計算結果を比較器386に供給する。比較器386は差分値の絶対値が、レジスタ384に保持されている上限値(upper)以下であるかどうかを判定する。なお、レジスタ384に保持される上限値は、外部から任意に設定可能とされている。比較器386は、差分値の絶対値が上限値以下の場合、復調モジュールの受信品質に有意な差がないものとして“1”信号を出力し、両方の復調モジュールが有効になるように判定信号1v1, 1v2を“1”に設定する。

【0058】一方、前記比較器383は差分値(diff)が正であるかどうかを判定し、差分値(diff)が正である場合には“1”信号を出力し、負である場合には“0”信号を出力する。

【0059】前記386の比較の結果、差分値の絶対値が上限値を越える場合、比較器386から出力される信号は“0”に設定される。このためオア回路387, 388から出力される判定信号1v1, 1v2は比較器383とインバータ回路385の出力信号に依存して設定され、検出信号の値が小さい方の復調モジュールだけを有効にするように設定される。

【0060】前述したように、判定回路38から出力される復調モジュール毎の第1, 第2の判定信号1v1, 1v2は合成回路34に供給され、電力検出回路30, 32から出力されるパイロット信号電力の重み付けに用いられる。すなわち、各復調モジュールの受信品質に有意な差がない場合、パイロット信号電力値そのものが後段の処理に供給される。また、有意な差がある場合、受信品質が劣化した復調モジュールのパイロット信号電力値が“0”として後段の処理に供給される。これより後

段の処理では受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0061】すなわち、重み付けされたパイロット信号電力による比例値の計算は、受信品質が良好なモジュールだけで算出される。その結果、等化回路27, 28から出力されるデータ信号D1, D2に対する重み付け加算も、受信品質が良好なモジュールのデータ信号に対してだけ行なわれる。

【0062】上記第4の実施形態によっても、第2の実施形態と同様の効果を得ることができる。

【0063】(第5の実施形態)次に、本発明の第5の実施形態について説明する。

【0064】図10は、本発明の第5の実施形態を示すものであり、図1と同一部分には同一符号を付し異なる部分についてのみ説明する。第5の実施形態において、第1の実施形態と異なる部分は次の通りである。

【0065】図1に示す判定回路33は、図10において判定回路39に変更されている。すなわち、図10において判定回路39には、AGC回路15, 16から出力される入力信号レベル1, 2がそれぞれ供給されている。この判定回路39から出力される判定信号1v1, 1v2は、電力検出回路30, 32から出力される信号電力と等化回路27, 28の出力信号とともに合成回路34に供給される。

【0066】図10において、AGC回路15, 16から出力される入力信号レベルin1, in2は、アンテナ11, 12より供給される入力信号の電界強度を意味している。一般に電界強度が大きいほど入力信号レベルin1, in2は大きく、受信状態は良好になる。第5の実施形態では、復調モジュールの受信状態を入力信号レベルin1, in2を用いて判定する。

【0067】図11は、判定回路39の一例を示している。この判定回路39は、比例演算部391を有している。AGC回路15, 16から出力される入力信号レベルin1, in2は、比例演算部391に供給される。この比例演算部391は、入力信号レベルin1, in2に基づき、次式で示す比較値を計算する。

$$\begin{aligned} \text{【0068】} & s1 = in1 / (in1 + in2) \\ & s2 = in2 / (in1 + in2) \end{aligned}$$

前述したように、入力信号レベルin1, in2は、値が大きいほどその復調モジュールの受信品質が良好であることを示している。さらに、判定回路39の出力である判定信号1v1, 1v2は、後段の処理において、信号電力の重み付けに用いられる。このため、受信品質が良好であるほど、大きい値を示す必要がある。よって、入力信号レベルin1, in2の比例値算出結果s1, s2をそのまま判定信号1v1, 1v2として使用する。

【0069】上記第5の実施形態によれば、判定回路3



9は各復調モジュールDMM1、DMM2の入力信号レベル $in1$ 、 $in2$ により、復調モジュールDMM1、DMM2の受信品質を判定し、合成回路34は、判定回路39から供給される判定信号 $lv1$ 、 $lv2$ に応じて等化回路27、38から供給されるデータ信号 $D1$ 、 $D2$ に重み付けしている。したがって、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0070】(第6の実施形態)次に、本発明の第6の実施形態について説明する。

【0071】図12は、本発明の第6の実施形態を示すものであり、図7、図8に示す第3の実施形態と同一部分には同一符号を付し異なる部分についてのみ説明する。

【0072】第6の実施形態において、第3の実施形態と異なる部分は次の通りである。

【0073】図7、図8において、判定回路37には、S/N検出回路29、31からの出力される検出信号 $sig1$ 、 $sig2$ が供給されている。これに対して、図12において、判定回路37にはAGC回路15、16から出力される入力信号レベル $in1$ 、 $in2$ が供給されている。すなわち、図8に示す比較器373、374の入力端には、AGC回路15、16から出力される入力信号レベル $in1$ 、 $in2$ がそれぞれ供給される。

【0074】図12において、AGC回路15、16から出力される入力信号レベル $in1$ 、 $in2$ は、アンテナ11、12より供給される入力信号の電界強度を意味しており、一般に電界強度が大きいほど受信状態は良好になる。つまり、第6の実施形態では、復調モジュールの受信状態を入力信号のレベルによって判定している。

【0075】前述したように、判定回路37から出力される復調モジュールの判定信号 $lv1$ 、 $lv2$ は合成回路34に供給される。電力検出回路30、32はこれら判定信号 $lv1$ 、 $lv2$ に応じて電力検出回路30、32から出力されるパイロット信号電力に重み付けする。判定信号 $lv1$ 、 $lv2$ は、上記のように、“0”、“1”からなる二値信号である。このため、図2に示す合成回路34の乗算器341、342は、各復調モジュールで受信品質が既定値の範囲内の場合、パイロット信号電力値そのものを後段の処理に供給し、既定値の範囲

外の場合、パイロット信号電力値が“0”として後段の処理に供給する。これより後段の処理では受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0076】上記第6の実施形態によれば、判定回路37は復調モジュールDMM1、DMM2のAGC回路15、16から供給される入力信号レベル $in1$ 、 $in2$ に基づいて、復調モジュールDMM1、DMM2の受信品質を判定し、判定信号 $lv1$ 、 $lv2$ を出力している。このため、合成回路34は判定信号 $lv1$ 、 $lv2$

に応じて良好な品質の受信信号だけによる重み付け計算が可能である。したがって、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0077】(第7の実施形態)次に、本発明の第7の実施形態について説明する。

【0078】図13は、上記第6の実施形態を变形した本発明の第7の実施形態を示すものであり、図12と同一部分には同一符号を付し異なる部分についてのみ説明する。

【0079】図13において、図12に示す判定回路37は、判定回路37aに変更されている。この判定回路37aは、図9に示す判定回路37aと同様の構成であり、入力信号のみが相違する。

【0080】すなわち、図13に示す判定回路37aの入力端には、AGC回路15、16から供給される入力信号レベル $in1$ 、 $in2$ が供給される。これら入力信号レベル $in1$ 、 $in2$ は、図9に示す減算器381に供給される。このため、減算器381はこれら入力信号レベル $in1$ 、 $in2$ の差分を計算する。したがって、判定回路37aは入力受信レベル $in1$ 、 $in2$ に基づき復調モジュールDMM1、DMM2の受信品質を判定する。

【0081】判定回路37aから出力される判定信号 $lv1$ 、 $lv2$ は合成回路34に供給され、電力検出回路30、32から出力されるパイロット信号電力の重み付けに用いられる。すなわち、各復調モジュールの受信品質に有意な差がない場合、パイロット信号電力値そのものが後段の処理に供給される。また、有意な差がある場合、受信品質が劣化した復調モジュールのパイロット信号電力値が“0”として後段の処理に供給される。これより後段の処理では受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0082】上記第7の実施形態によれば、判定回路37aにより各復調モジュールDMM1、DMM2の入力受信レベル $in1$ 、 $in2$ に基づき復調モジュールDMM1、DMM2の受信品質を判定している。このため、合成回路34は判定回路37aから供給される判定信号 $lv1$ 、 $lv2$ に基づき良好な品質の受信信号だけに重み付け計算をすることができる。したがって、受信品質が劣化した復調モジュールの影響を排除することができ、正しいダイバーシチ動作を行うことができる。

【0083】尚、上記第1から第7の実施形態において、復調モジュールは2系統として説明したが、これに限定されるものではなく、3系統以上とすることも可能である。

【0084】その他、発明の要旨を変えない範囲において、種々変形実施可能なことは勿論である。

【0085】

【発明の効果】以上、詳述したように本発明によれば、各復調モジュールの受信状態が異なる場合でも正しいダイバーシチ動作を行うOFDM受信装置を提供できる。

【図面の簡単な説明】

【図1】本発明に係るOFDM受信装置の第1の実施形態を示すブロック図。

【図2】図1に示す合成回路の一例を示すブロック図。

【図3】図1に示すS/N検出回路の一例を示すブロック図。

【図4】図1に示す判定回路の一例を示すブロック図。 10

【図5】本発明に係るOFDM受信装置の第2の実施形態を示すブロック図。

【図6】図5に示す選択回路の一例を示すブロック図。

【図7】本発明に係るOFDM受信装置の第3の実施形態を示すブロック図。

【図8】図7に示す判定回路の一例を示すブロック図。

【図9】本発明に係るOFDM受信装置の第4の実施形態を示すものであり、判定回路の一例を示すブロック図。

【図10】本発明に係るOFDM受信装置の第5の実施形態を示すブロック図。 20

【図11】図10に示す判定回路の一例を示すブロック図。

【図12】本発明に係るOFDM受信装置の第6の実施形態を示すブロック図。

【図13】本発明に係るOFDM受信装置の第7の実施形態を示すブロック図。

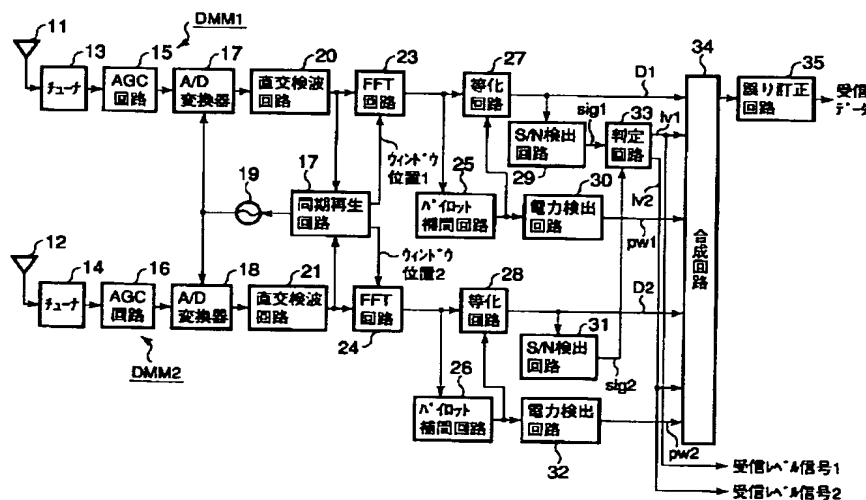
【図14】ダイバーシチ構成を用いた従来のOFDM受信装置の一例を示すブロック図。

\*【図15】図14に示す合成回路の一例を示すブロック図。

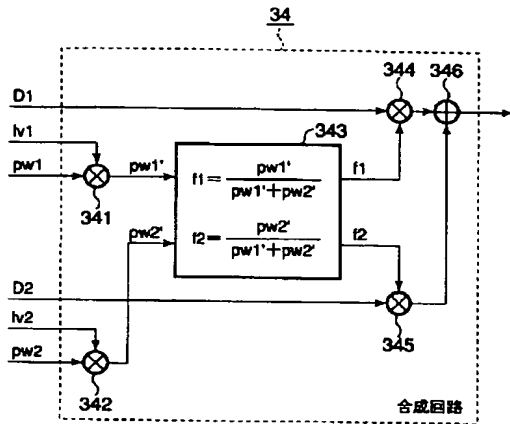
【符号の説明】

11, 12…アンテナ、  
13, 14…チューナ  
15, 16…AGC回路、  
17, 18…A/D変換器、  
19…局部発振器、  
20, 21…直交検波器、  
22…同期再生回路、  
23, 24…FFT回路  
25, 26…パイロット補間回路、  
27, 28…等価回路、  
29, 31…S/N検出回路、  
30, 32…電力検出回路  
33, 37, 37a, 39…判定回路、  
34…合成回路、  
35…誤り訂正回路、  
36…選択回路  
291, 364…マルチプレкса、  
292…差分検出回路、  
293, 341, 342, 344, 345, 361, 362…乗算器、  
294, 346…加算器、  
295, 371, 372, 384…レジスタ、  
331, 343, 391…比例計算部  
363, 373, 374…比較器、  
381…減算器、  
382…絶対値回路。

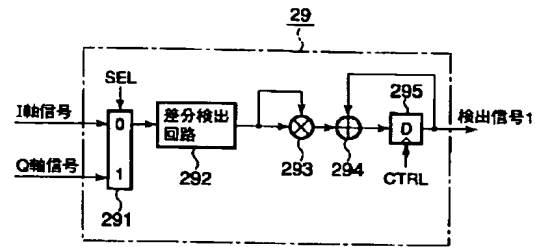
【図1】



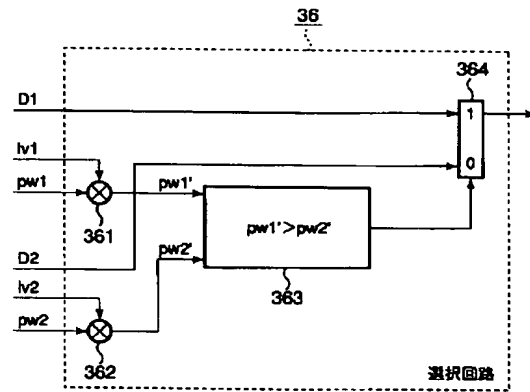
【図2】



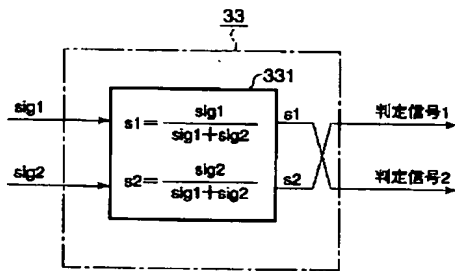
【図3】



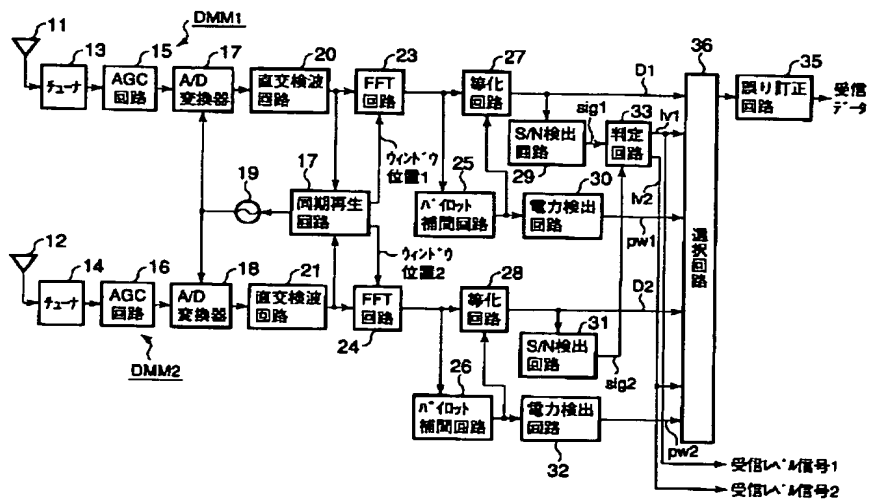
【図6】



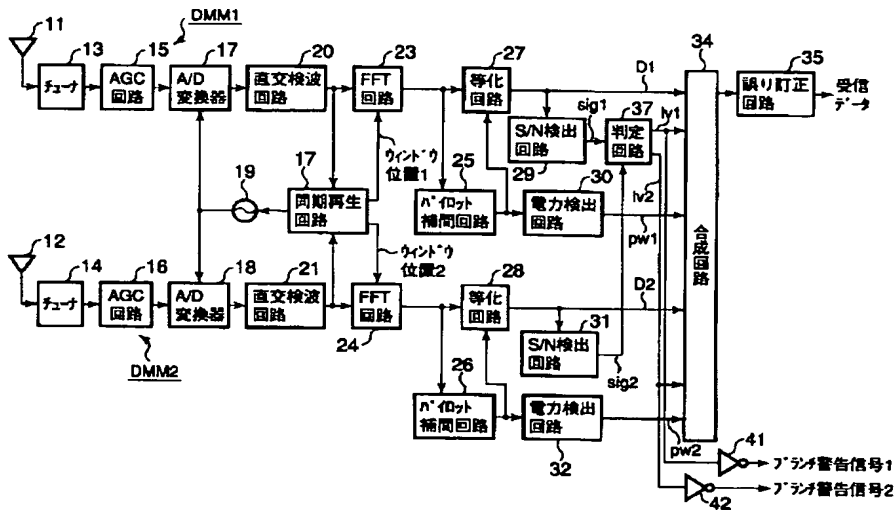
【図4】



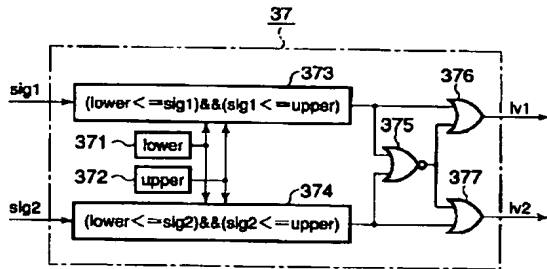
【図5】



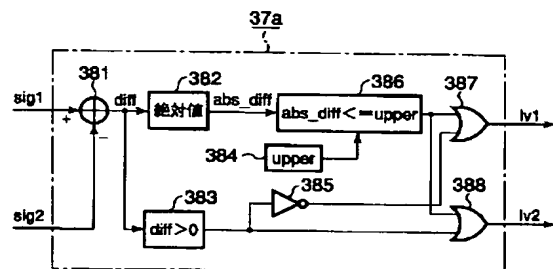
【図7】



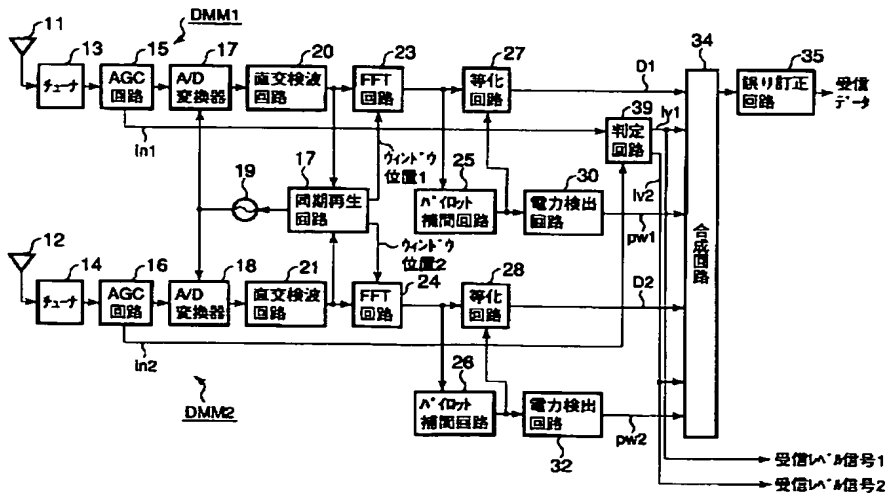
【図8】



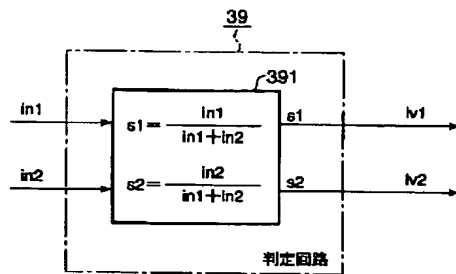
【図9】



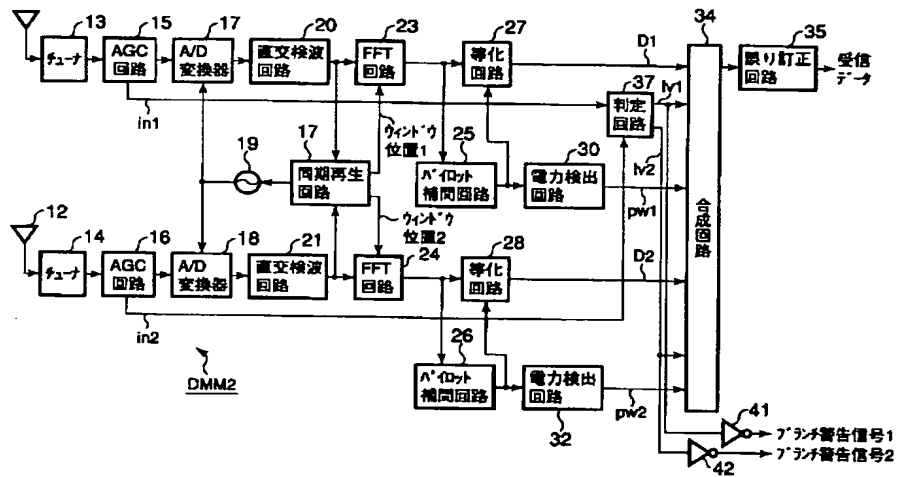
【図10】



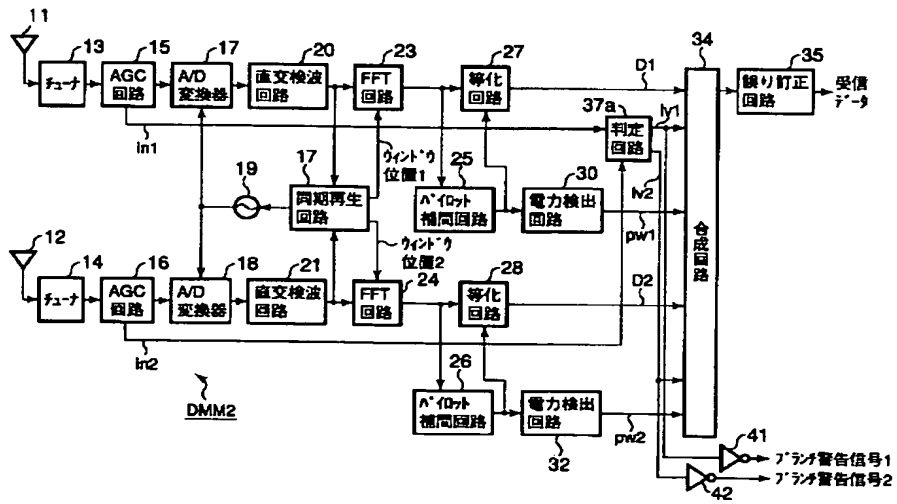
【図11】



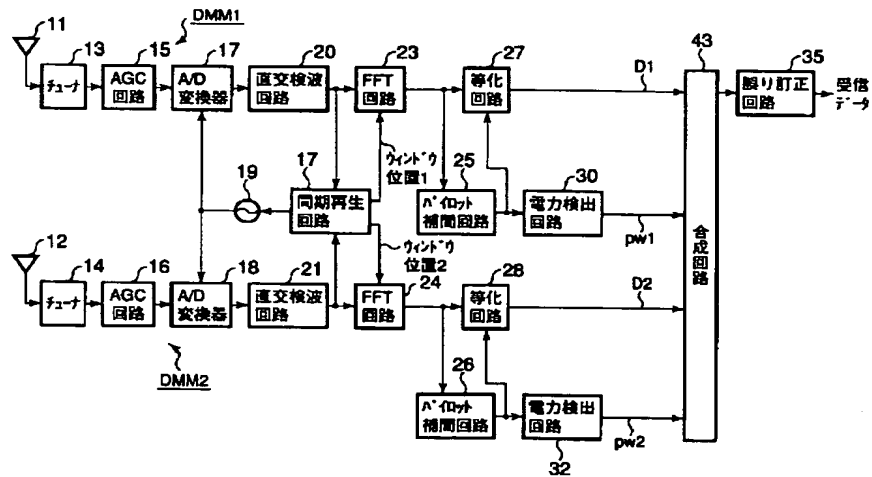
【図12】



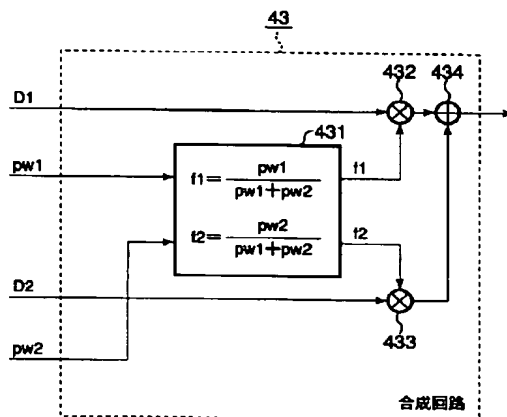
【図13】



【図14】



【図15】



フロントページの続き

(72)発明者 関 隆史

神奈川県川崎市幸区小向東芝町1番地 株  
 式会社東芝マイクロエレクトロニクスセン  
 ター内

Fターム(参考) 5K022 DD01 DD33 DD34